



An ultra-low-power CMOS RF front-end for MICS

전양지, 명진만, 박건우, 이수연, 남일구

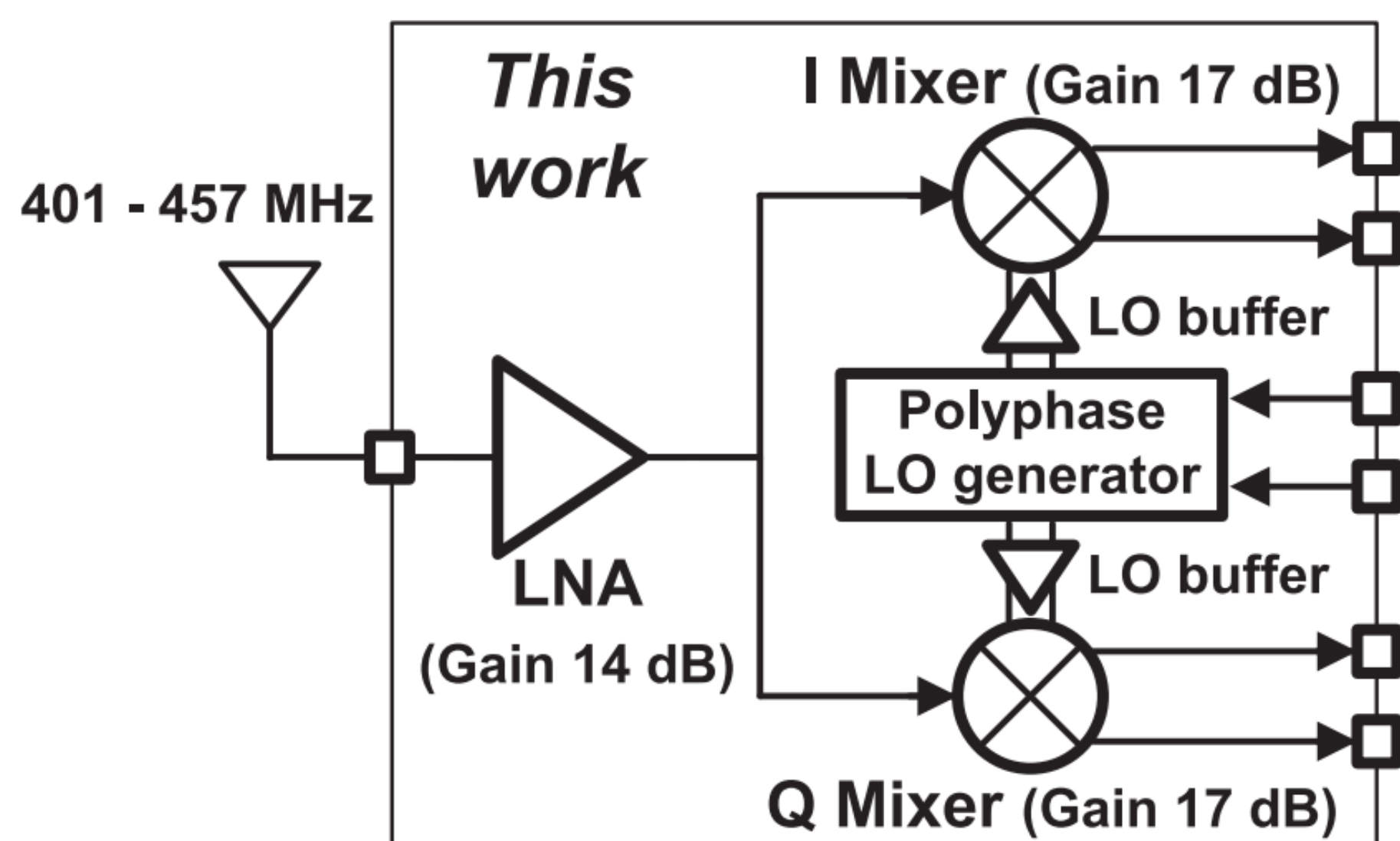
Dept. of Electrical Engineering, Pusan National University, Korea

2020
IDEC
Congress

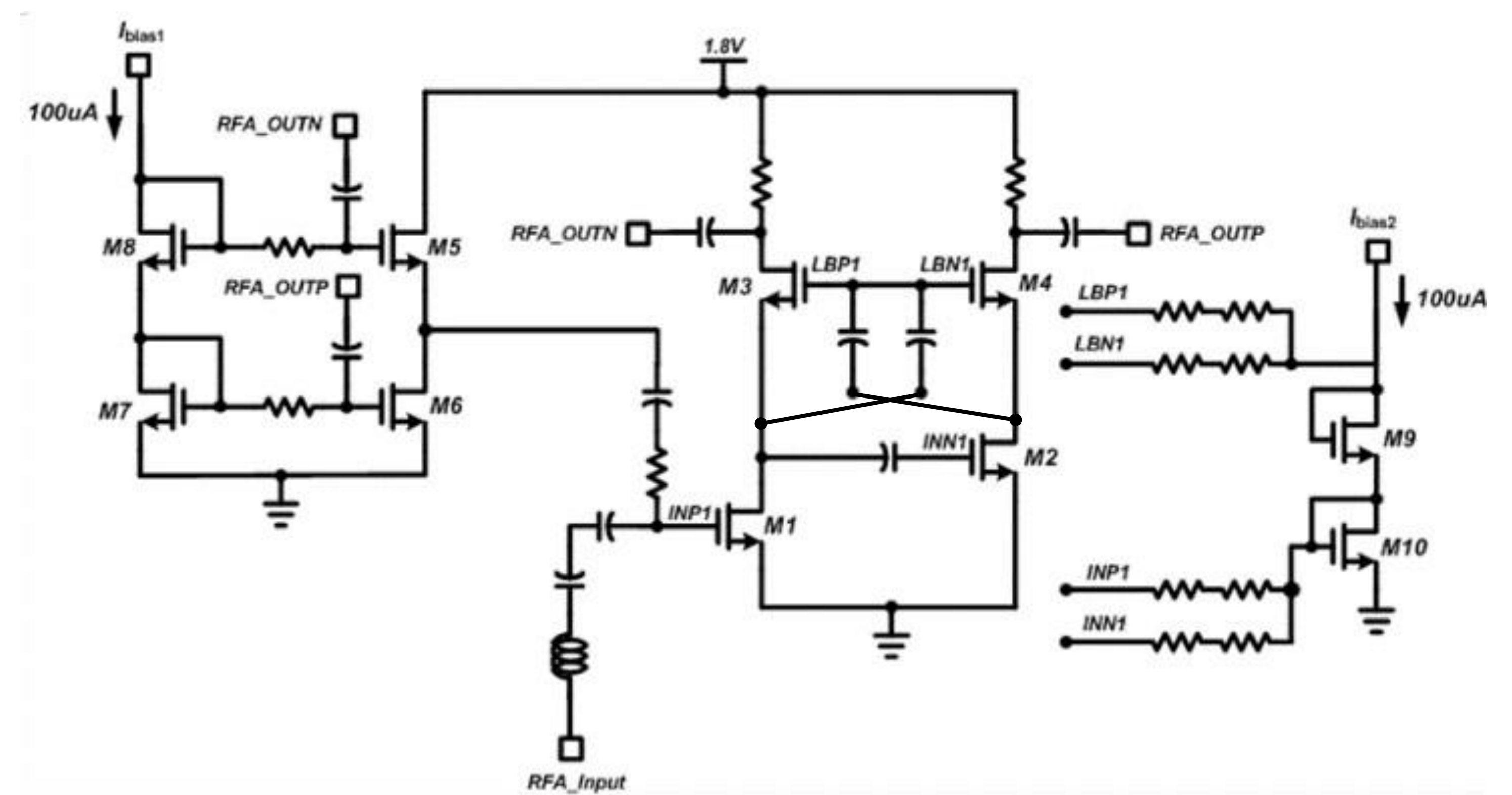
Motivation

- ✓ 체내 이식/웨어러블용 무선 송수신 시스템 개발을 위한 송수신기 연구가 많이 이루어지고 있음
- ✓ 주 전력 소모가 RF 송수신기이므로 저전력 MICS 송수신기 회로 연구가 중요함
- ✓ 400-MHz 대역 저전력 RF MICS(Medical Implant Communications Service) 수신기 front-end 설계 필요

Circuit Design



[Block diagram of the presented MICS receiver front-end]



[Resistive Feedback Single-to-differential LNA]

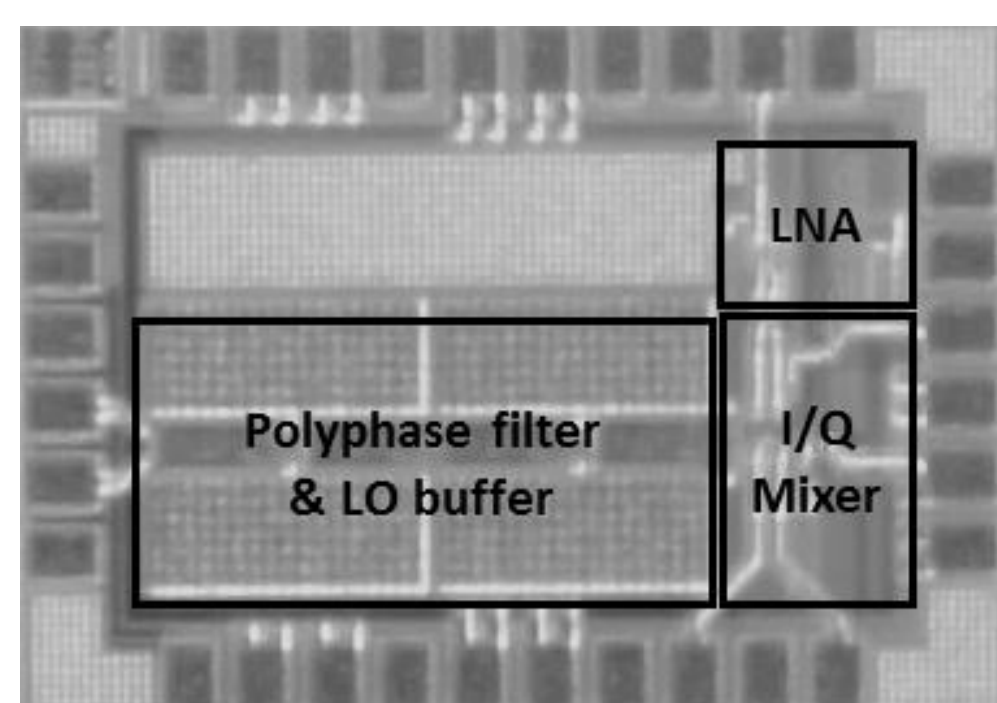
✓ Single-to-differential LNA

- 저 잡음 및 double-balanced mixer와의 연결을 위해 싱글 차동 증폭기 구조 및 Capacitive cross-coupling 기법 사용
- 외부 매칭 소자를 줄이기 위해 전압 결합기를 사용한 저항성 피드백 구조 적용
- Capacitively

✓ Double-balanced Mixer

- 잡음 및 Feedthrough 특성 개선을 위해 double-balanced mixer구조를 사용

Measured Results



[Chip photograph]

[Performance summary and comparison]

	TMTT 2011	JSSC 2014	TCAS-I 2015	This work
Operating frequency (MHz)	401-406	433	402-405	401-457
Gain (dB)	28.7	50	25.7	31
IIP3 (dBm)	-25 (In-Band)	-20.5 (Out-of-Band)	-17 ⁽¹⁾ (In-Band)	> -16 (In-Band)
NF (dB)	5.5 (DSB)	8.1 (DSB)	10.2 ⁽²⁾ (DSB)	< 6 (DSB)
Power consumption (mW)	0.49 @ 1V	0.3 @ 0.5V	1.3 @ 1.8V	0.45 @ 1V
Technology	0.18 μ m CMOS	65nm CMOS	0.18 μ m CMOS	65nm CMOS
Area	0.7 mm ²	0.2 mm ²	1.6 mm ²	0.6 mm ²

Conclusion

- ✓ 저전력 400-MHz 대역 MICS 수신기 front-end 제안
- ✓ 450 μ W 전력 소모, OIP3 > 15 dBm, NF < 6 dB의 우수한 RF 성능을 보여줌